

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-210676

(43)Date of publication of application : 03.08.2001

(51)Int.Cl.

H01L 21/60  
H01L 21/603

(21)Application number : 2000-016492

(71)Applicant : CASIO MICRONICS CO LTD  
CASIO COMPUT CO LTD

(22)Date of filing : 26.01.2000

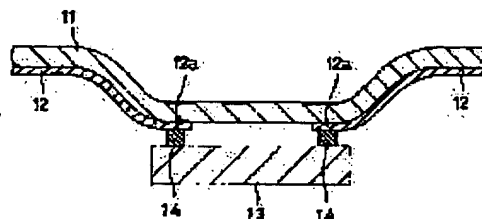
(72)Inventor : SAITO KOICHI

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device having a semiconductor chip mounted on a film base for preventing a deformation of a connection terminal formed on the film base and a short circuit between an edge of the semiconductor chip and a wiring of the film base.

**SOLUTION:** A semiconductor chip 13 is mounted on the lower face of a film base, having no device hole. Since the film base 11 is thin and has a thickness of 10 to 50  $\mu$ m, a satisfactory junction can be obtained, even if the semiconductor chip 13 is mounted on a heater integrated stage and heated from above the upper side of the film base 11. A part of the connection terminal 12a near to the jointed part with a bump electrode 14 and a part of the film base 11 at the corresponding part are bent, so that these parts are put at a distance from the upper side of the semiconductor chip 13.



## LEGAL STATUS

[Date of request for examination] 18.06.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3456576

[Date of registration] 01.08.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-210676

(P2001-210676A)

(43) 公開日 平成13年8月3日(2001.8.3)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/60

21/603

識別記号

3 1 1

F I

H 0 1 L 21/60

21/603

テマコード(参考)

3 1 1 T 5 F 0 4 4

3 1 1 W

C

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願2000-16492(P2000-16492)

(22) 出願日 平成12年1月26日(2000.1.26)

(71) 出願人 592072470

カシオマイクロニクス株式会社

東京都青梅市今井3丁目10番地の6

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 斉藤 浩一

東京都青梅市今井3丁目10番地6 カシオ

マイクロニクス株式会社内

(74) 代理人 100073221

弁理士 花輪 義男

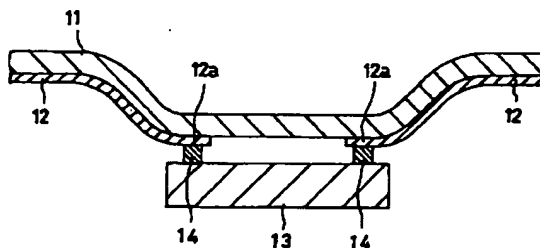
Fターム(参考) 5F044 MM03 MM16 MM23 NN08

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 半導体チップをフィルム基板に搭載したものにおいて、フィルム基板に設けられた接続端子の変形を防止するとともに、半導体チップのエッジがフィルム基板の配線とショートしないようにする。

【解決手段】 半導体チップ13は、デバイスホールを有しないフィルム基板1の下面に搭載されている。この場合、フィルム基板11の厚さは10～50μmと薄いので、半導体チップ13をヒーター内蔵のステージ上に載置し、フィルム基板11の上側からボンディングツールで加熱加圧しても、良好な接合が得られる。また、接続端子12aのバンプ電極14に接合された部分の近傍および該近傍に対応する部分におけるフィルム基板11は半導体チップ13の上面から離間するように変形されている。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 半導体チップの一面に設けられた金属からなる複数のバンプ電極と、前記半導体チップ搭載領域の全体に亘って前記半導体チップの一面に対応する一面および他面を有するフィルム基板の、前記一面側に設けられた金属からなる複数の接続端子とを接合する半導体装置の製造方法であって、前記半導体チップを加熱した状態で前記フィルム基板の他面にボンディングツールを接触し、前記各バンプ電極と前記フィルム基板に設けられた各接続端子とを加熱加圧して接合し前記フィルム基板に前記半導体チップを搭載することを特徴とする半導体装置の製造方法。

【請求項2】 請求項1に記載の発明において、前記フィルム基板の厚さは10～50 $\mu$ mであることを特徴とする半導体装置の製造方法。

【請求項3】 請求項1または2に記載の発明において、前記ボンディングツールを温度250℃～350℃で加熱することを特徴とする半導体装置の製造方法。

【請求項4】 請求項1～3のいずれかに記載の発明において、前記半導体チップを温度350℃～450℃で加熱することを特徴とする半導体装置の製造方法。

【請求項5】 請求項1～4のいずれかに記載の発明において、前記ボンディングツールによる加熱加圧時に前記フィルム基板の前記半導体チップが搭載される領域の周囲を挾持して、前記フィルム基板に前記半導体チップを搭載することを特徴とする半導体装置の製造方法。

【請求項6】 請求項5に記載の発明において、前記フィルム基板の他面に前記ボンディングツールが接触した状態で、前記半導体チップの各バンプ電極と前記フィルム基板の各接続端子とが離間された位置とし、前記ボンディングツールを下降することにより前記フィルム基板を変形させて前記各バンプ電極と前記フィルム基板に設けられた各接続端子とを接合することを特徴とする半導体装置の製造方法。

【請求項7】 請求項6に記載の発明において 前記接続端子は、前記フィルム基板と共に前記バンプ電極に接合された部分から前記半導体チップ搭載領域の外側に向かって、漸次前記半導体チップから離間する傾斜領域を有するように成形されることを特徴とする半導体装置の製造方法。

【請求項8】 請求項1に記載の発明において、前記半導体チップを前記ボンディングツールの加熱温度よりも高い温度に加熱することを特徴とする半導体装置の製造方法。

【請求項9】 半導体チップの一面の周辺部に設けられた金属からなる複数のバンプ電極と、前記半導体チップ搭載領域の全体に亘って前記半導体チップの一面に対応する一面および他面を有する厚さ10～50 $\mu$ m程度のフィルム基板の、前記一面側に設けられた金属からなる複数の接続端子とを接合する半導体装置の製造方法であ

って、前記フィルム基板の一面に前記半導体チップを搭載し、前記フィルム基板の前記半導体チップが搭載された領域の周囲を挾持して、前記接続端子を、前記フィルム基板と共に前記バンプ電極に接合された部分から前記半導体チップ搭載領域の外側に向かって、漸次前記半導体チップから離間する傾斜領域を有するように成形することを特徴とする半導体装置の製造方法。

【請求項10】 半導体チップの一面に設けられた金属からなる複数のバンプ電極とフィルム基板の前記半導体チップとの対向面側の一面に設けられた金属からなる複数の接続端子とが直接接合された半導体装置であって、前記フィルム基板は前記半導体チップ搭載領域の全体に亘って前記半導体チップの一面に対応する一面および他面を有し、前記接続端子は、前記フィルム基板と共に前記バンプ電極に接合された部分から前記半導体チップ搭載領域の外側に向かって、漸次前記半導体チップから離間する傾斜領域を有することを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は半導体装置およびその製造方法に関する。

## 【0002】

【従来の技術】図5は従来の半導体装置の一例の一部の断面図を示したものである。この半導体装置は、TAB (tape automated bonding)と呼ばれるもので、フィルム基板1を備えている。この場合、フィルム基板1は厚さ75 $\mu$ m～150 $\mu$ m程度のポリイミドフィルムからなっている。フィルム基板1の下面には接着剤2を介して銅箔をパターニングしてなる配線3が設けられている。配線3の表面には錫、半田等の低融点金属からなるメッキ層(図示せず)が設けられている。配線3の一部は、フィルム基板1に設けられたデバイスホール4内に突出され、インナーリード3aとなっている。

【0003】そして、半導体チップ5の上面の周辺部に設けられた金からなるバンプ電極6がフィルム基板1上に形成された、銅箔表面に錫、半田等の低融点金属がメッキされたインナーリード3aの下面に共晶合金により接合されていることにより、フィルム基板1のデバイスホール4の部分に半導体チップ5が搭載されている。

【0004】ところで、バンプ電極6とインナーリード3aとを共晶合金により接合するとき、図示していないが、半導体チップ5をステージ上に配置し、インナーリード3aの上側からボンディングツールで直接加熱加圧する関係から、フィルム基板1にデバイスホール4を設けている。デバイスホール4を設ける理由は、フィルム基板1の厚さが75 $\mu$ m～150 $\mu$ m程度と比較的厚いので、デバイスホール4を設けずに、フィルム基板1の上側からボンディングツールで加熱加圧すると、バンプ電極6とインナーリード3aが接合温度に達する前にフィルム基板1が溶融してしまうからである。

## 【0005】

【発明が解決しようとする課題】しかしながら、従来のこのような半導体装置では、フィルム基板1のデバイスホール4内にインナーリード3aを突出させているので、この突出されたインナーリード3aが変形して互いにショートするおそれがあるという問題があった。特に、最近では、半導体チップ5の高集積化に伴いパンプ電極6のピッチが微細化し、そのため、インナーリード3aの幅およびその間隙が小さくなっているため、該インナーリード3aが極めて変形しやすく、この変形に伴う接合不良や短絡等に対する対応が重要な課題となっている。この発明の課題は、フィルム基板に設けられた接続端子の変形を防止し、半導体チップのパンプ電極との接合の信頼性を向上することである。

## 【0006】

【課題を解決するための手段】請求項1に記載の発明は、半導体チップの一面に設けられた金属からなる複数のパンプ電極と、前記半導体チップ搭載領域の全体に亘って前記半導体チップの一面に対応する一面および他面を有するフィルム基板の、前記一面側に設けられた金属からなる複数の接続端子とを接合する半導体装置の製造方法であって、前記半導体チップを加熱した状態で前記フィルム基板の他面にボンディングツールを接触し、前記各パンプ電極と前記フィルム基板に設けられた各接続端子とを加熱加圧して接合し前記フィルム基板に前記半導体チップを搭載するようにしたものである。この発明によれば、フィルム基板が半導体チップ搭載領域の全体に亘って半導体チップの一面に対応する一面および他面を有するものであっても、ある条件下で、半導体チップを加熱した状態でフィルム基板の他面にボンディングツールを直接接触し加熱加圧すると、信頼性の高い接合が得られ、しかもフィルム基板の半導体チップ搭載領域にデバイスホールが無いので、フィルム基板に設けられた接続端子の変形を防止することができる。

## 【0007】

【発明の実施の形態】図1はこの発明の第1実施形態における半導体装置の要部の断面図を示したものである。この半導体装置は、COF(chip on film)と呼ばれるもので、フィルム基板11を備えている。この場合、フィルム基板11は厚さ10～50μm程度のポリイミドフィルムからなっている。フィルム基板11の下面には厚さ5～10μm程度の銅からなる配線12が設けられている。この場合、配線12は、フィルム基板11上に銅を無電解メッキまたはスパッタ等で数ナノメートル程度に形成した上、銅を電解メッキする等して、フィルム基板11に接着剤等の絶縁材を介在することなく直接接合されている。配線12の表面には錫、半田等の低融点金属のメッキ層(図示せず)が設けられている。配線12の一端部は接続端子12aとなっている。この場合、フィルム基板11の半導体チップ搭載領域にはデバイスホールは

設けられておらず、半導体チップ搭載領域の全体に亘って半導体チップ13に対向する下面および上面を有している。

【0008】そして、半導体チップ13の上面の周辺部に設けられた金からなるパンプ電極14がフィルム基板11の接続端子12aの下面に共晶合金により接合されていることにより、フィルム基板11の下面側の所定の箇所に半導体チップ13が搭載されている。

【0009】次に、図1に示す半導体装置の製造方法の一例について説明する。まず、図2(A)に示すボンディング装置を用意する。このボンディング装置は、ヒーター(図示せず)が内蔵されたステージ21の上方にボンディングツール22が上下動可能に配置された構造となっている。そして、半導体チップ13を、パンプ電極14を上方に向けて、ステージ21上に載置する。また、上記した如く、半導体チップ搭載領域の全体に亘って半導体チップ13に対向する下面および上面をするフィルム基板11を半導体チップ13の上方に、その下面側を、換言すれば、配線12が形成された面を半導体チップ13側に向けて配置する。次に、半導体チップ13の各パンプ電極14とフィルム基板11の各接続端子12aとを位置合わせする。

【0010】次に、図2(B)に示すように、例えばステージ21を上昇させて、各パンプ電極14と各接続端子12aとを接触させ、またボンディングツール22を下降させる。この状態で、ステージ21を350℃～450℃、特に好ましくは400℃程度に加熱して、半導体チップ13を加熱するとともに、ボンディングツール22を250℃～350℃、特に好ましくは300℃程度にして、ボンディングツール22をフィルム基板の11の上面に直接接触させて押圧し、各パンプ電極14とフィルム基板11に設けられた各接続端子12aとを1～3秒程度加熱加圧する。

【0011】このように、フィルム基板11を10～50μmと薄くし、半導体チップ13を加熱するとともにフィルム基板11の上面にボンディングツール22を直接接触し加熱加圧するので、比較的低温の加熱温度でパンプ電極14と接続端子12aとが良好な接合温度に達し、信頼性の高い接合が得られる。そして、このようにして接合された半導体装置では、フィルム基板11の半導体チップ搭載領域にデバイスホールが無いので、フィルム基板11に直に設けられた接続端子12aの変形が防止され、接続端子12aが互いにショートしないようにすることができる上、ボンディング前後において、接続端子12aが変形し難いので、半導体チップ13のパンプ電極14との短絡等接合の不具合を解消し、また、生産効率が向上するという効果を奏する。この場合、フィルム基板11と配線12とを接着剤を介することなく接合しているため、ボンディング時に接着剤が溶融し、接続端子12aがずれることがないので、高精度な接合

が可能となっている。

【0012】ところで、図1に示す半導体装置の場合、フィルム基板11を平坦状としたまま、半導体チップ13を接合しているが、このような場合、配線12と半導体チップ14の上面側のエッジとの間隔が狭く、エッジに僅かなバリがあったり、ボンディング時にフィルム基板11が変形したりすると、半導体チップ13の上面側のエッジがフィルム基板11の配線12とショートするおそれがある。

【0013】そこで、次に、半導体チップ13の上面側のエッジがフィルム基板11の配線12とショートしないようにすることができる、この発明の第2実施形態における半導体装置について、図3を参照して説明する。図3に示す半導体装置では、接続端子12aのバンプ電極14に接合された部分の近傍および該近傍に対応する部分におけるフィルム基板11が半導体チップ13の上面から離間するように変形されている。したがって、半導体チップ13の上面側のエッジがフィルム基板11の配線12とショートしないようにすることができる。

【0014】次に、図3に示す半導体装置の製造方法の一例について、図4を参照して説明する。まず、図4(A)に示すボンディング装置を用意する。このボンディング装置は、ヒーター（図示せず）が内蔵されたステージ21の上方にボンディングツール22が上下動可能に配置され、ステージ21の上方においてボンディングツール22の周囲にクランプ23が配置された構造となっている。そして、ステージ21上に半導体チップ13を載置するとともに、フィルム基板11の半導体チップ13が搭載される領域の周囲をクランプ23に挟持させる。この状態では、接続端子12aとバンプ電極14との間隔は一例として200 $\mu$ m程度となっている。

【0015】次に、図4(B)に示すように、ボンディングツール22を下降させ、ボンディングツール22の下面で、接続端子12aおよびその内側に対応する部分におけるフィルム基板11の上面を押圧する。すると、接続端子12aのバンプ電極14に接合される部分の近傍および該近傍に対応する部分におけるフィルム基板11が下方に向かって適宜に変形され、この状態において、バンプ電極14と接続端子12aとが接合される。この場合も、ボンディングツール22の加熱温度を250～350℃、特に好ましくは300℃程度とし、ステージ21の加熱温度をそれよりも高くして350～450℃、特に好ましくは400℃程度とし、ボンディング時間を1～3秒程度とする。かくして、図3に示す半導体装置が得られる。

【0016】このように、この製造方法では、フィルム基板11の下面に半導体チップ13を搭載すると同時

に、接続端子12aのバンプ電極14に接合される部分の近傍および該近傍に対応する部分におけるフィルム基板11を半導体チップ13の上面から離間するように変形しているので、すなわち、接続端子12aを、フィルム基板と共11にバンプ電極14に接合された部分から半導体チップ搭載領域の外側に向かって、漸次半導体チップ13から離間する傾斜領域を有するように成形しているので、製造工程数が増加しないようにすることができる。

【0017】次に、図3に示す半導体装置の製造方法の他の例について説明する。この例では、まず、図2

(B)に示すように、フィルム基板11の下面に半導体チップ13を搭載する。次に、図4に示すボンディング装置を用い、フィルム基板11の半導体チップ13が搭載された領域の周囲をクランプ23に挟持させ、ボンディングツール22を下降させ、接続端子12aのバンプ電極14に接合された部分の近傍および該近傍に対応する部分におけるフィルム基板11を半導体チップ13の上面から離間するように変形させる。

【0018】

【発明の効果】以上説明したように、この発明によれば、フィルム基板が半導体チップ搭載領域の全体に亘って半導体チップの一面に対応する一面および他面を有するものであっても、ある条件下で、半導体チップを加熱した状態でフィルム基板の他面にボンディングツールを直接接触し加熱加圧すると、信頼性の高い接合が得られ、しかもフィルム基板の半導体チップ搭載領域にデバイスホールが無いので、フィルム基板に設けられた接続端子の変形を防止することができる。。

【図面の簡単な説明】

【図1】この発明の第1実施形態における半導体装置の要部の断面図。

【図2】(A)および(B)は図1に示す半導体装置の製造方法の一例を説明するために示す断面図。

【図3】この発明の第2実施形態における半導体装置の要部の断面図。

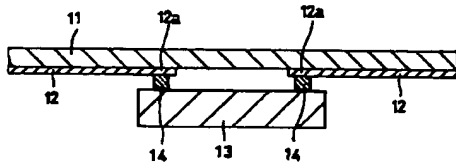
【図4】(A)および(B)は図3に示す半導体装置の製造方法の一例を説明するために示す断面図。

【図5】従来の半導体装置の一例の一部の断面図。

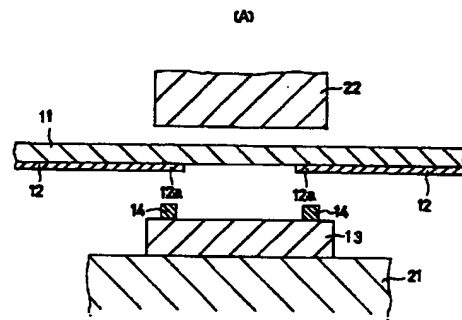
【符号の説明】

- 11 フィルム基板
- 12a 接続端子
- 13 半導体チップ
- 14 バンプ電極
- 21 ステージ
- 22 ボンディングツール
- 23 クランプ

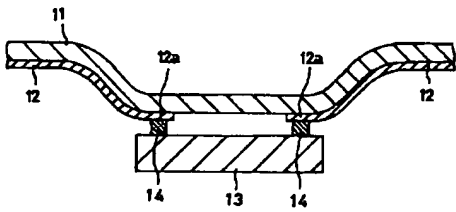
【図1】



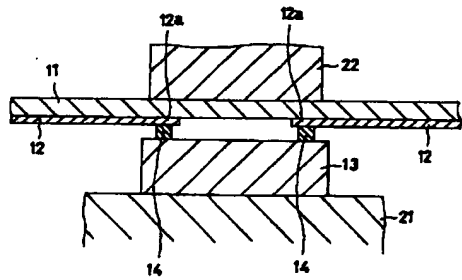
【図2】



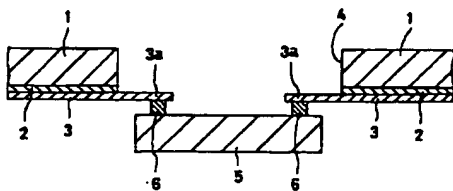
【図3】



(B)

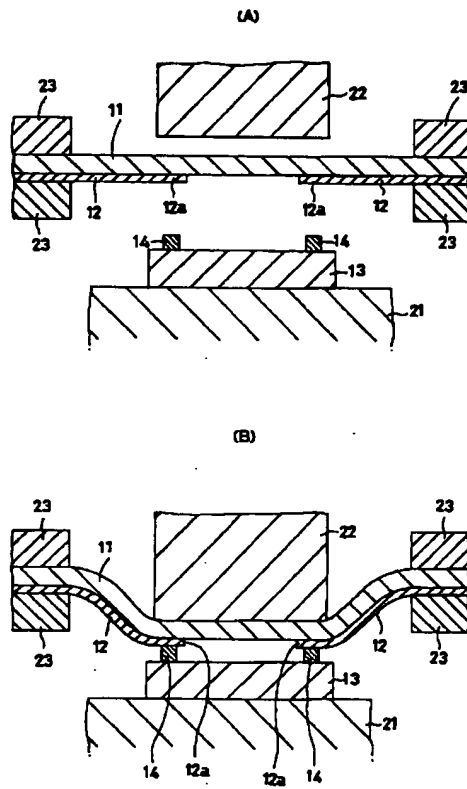


【図5】



BEST AVAILABLE COPY

【図4】



BEST AVAILABLE COPY